

PATENT  
81754.0115

Express Mail Label No. EV 324 112 384 US

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Terunao HANAOKA et al.

Serial No: Not assigned

Filed: March 15, 2004

For: Semiconductor Wafer, Semiconductor Device,  
Circuit Board, Electronic Instrument, and  
Method for Manufacturing Semiconductor Device

Art Unit: Not assigned

Examiner: Not assigned

**TRANSMITTAL OF PRIORITY DOCUMENT**

Mail Stop PATENT APPLICATION  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

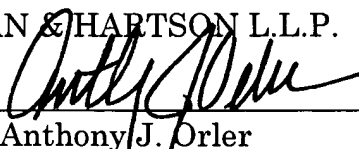
Enclosed herewith are certified copies of Japanese patent application Nos. 2003-078096 filed March 20, 2003 and 2003-385420 filed November 14, 2003, from which priority is claimed under 35 U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

Date: March 15, 2004

By:   
Anthony J. Orler  
Registration No. 41,232  
Attorney for Applicant(s)

500 South Grand Avenue, Suite 1900  
Los Angeles, California 90071  
Telephone: 213-337-6700  
Facsimile: 213-337-6701

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 3月20日  
Date of Application:

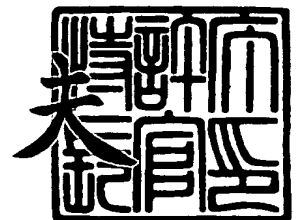
出願番号 特願2003-078096  
Application Number:  
[ST. 10/C]: [JP 2003-078096]

出願人 セイコーエプソン株式会社  
Applicant(s):

2003年12月 8日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康



出証番号 出証特2003-3101299

【書類名】 特許願

【整理番号】 EP-0437401

【提出日】 平成15年 3月20日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 23/12

【発明者】

    【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

    【氏名】 花岡 輝直

【発明者】

    【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

    【氏名】 黒澤 康則

【特許出願人】

    【識別番号】 000002369

    【氏名又は名称】 セイコーエプソン株式会社

【代理人】

    【識別番号】 100090479

    【弁理士】

    【氏名又は名称】 井上 一

    【電話番号】 03-5397-0891

【選任した代理人】

    【識別番号】 100090387

    【弁理士】

    【氏名又は名称】 布施 行夫

    【電話番号】 03-5397-0891

## 【選任した代理人】

【識別番号】 100090398

【弁理士】

【氏名又は名称】 大淵 美千栄

【電話番号】 03-5397-0891

## 【手数料の表示】

【予納台帳番号】 039491

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体ウエハ、半導体装置及びその製造方法、回路基板並びに電子機器

【特許請求の範囲】

【請求項 1】 (a) 集積回路が形成されており、前記集積回路に電氣的に接続したパッドを含む半導体基板に、前記パッドと電氣的に接続する配線層を形成すること、

(b) 前記配線層を覆うように樹脂層を形成すること、

(c) 前記樹脂層の前記配線層とオーバーラップする領域に、第 1 の方法によって、第 1 の凹部を形成すること、

(d) 前記第 1 の方法とは異なる第 2 の方法によって、前記第 1 の凹部の底部を除去して前記樹脂層に貫通穴を形成し、さらに前記配線層に第 2 の凹部を、その内面のどの点においても、その点での接触平面と前記配線層の上面との、前記第 2 の凹部の外側においてなす角度が  $90^{\circ}$  以上になるように形成すること、及び、

(e) 前記配線層の前記第 2 の凹部に外部端子を設けること、  
を含む半導体装置の製造方法。

【請求項 2】 請求項 1 記載の半導体装置の製造方法において、

前記 (c) 工程で、前記第 1 の凹部を、その内面のどの点においても、その点での接触平面と前記樹脂層の上面との、前記第 1 の凹部の外側においてなす角度が  $90^{\circ}$  以上になるように形成する半導体装置の製造方法。

【請求項 3】 請求項 1 又は請求項 2 記載の半導体装置の製造方法において、

前記 (b) 工程で、前記樹脂層を、熱硬化性樹脂前駆体によって形成し、

前記 (d) 工程前に、前記熱硬化性樹脂前駆体を加熱する半導体装置の製造方法。

【請求項 4】 請求項 1 から請求項 3 のいずれかに記載の半導体装置の製造方法において、

前記樹脂層を、放射線に感応する樹脂前駆体によって形成し、

前記第 1 の方法は、前記樹脂前駆体への前記放射線の照射及び現像を含む半導体装置の製造方法。

【請求項 5】 請求項 1 から請求項 4 のいずれかに記載の半導体装置の製造方法において、

前記第 2 の方法は、ドライエッチングである半導体装置の製造方法。

【請求項 6】 請求項 1 から請求項 5 のいずれかに記載の半導体装置の製造方法において、

前記樹脂層を、ソルダレジストから形成する半導体装置の製造方法。

【請求項 7】 請求項 1 から請求項 6 のいずれかに記載の半導体装置の製造方法において、

前記第 1 の凹部を、その内面が前記樹脂層の上面に垂直な面によって切断したときに曲線を描くように形成する半導体装置の製造方法。

【請求項 8】 請求項 1 から請求項 7 のいずれかに記載の半導体装置の製造方法において、

前記第 2 の凹部を、その内面が前記配線層の上面に垂直な面によって切断したときに曲線を描くように形成する半導体装置の製造方法。

【請求項 9】 請求項 1 から請求項 8 のいずれかに記載の半導体装置の製造方法において、

前記第 1 の凹部を、その内幅が深さ方向に進むにつれて小さくなるように形成する半導体装置の製造方法。

【請求項 1 0】 請求項 1 から請求項 9 のいずれかに記載の半導体装置の製造方法において、

前記第 2 の凹部を、その内幅が深さ方向に進むにつれて小さくなるように形成する半導体装置の製造方法。

【請求項 1 1】 請求項 1 から請求項 1 0 のいずれかに記載の半導体装置の製造方法において、

前記第 2 の凹部を、その開口全体が前記貫通穴内に位置するように形成する半導体装置の製造方法。

【請求項 1 2】 集積回路が形成されており、前記集積回路に電氣的に接続したパッドを含む半導体チップと、

前記パッドと電氣的に接続しており、凹部を有し、前記凹部は、その内面のどの点においても、その点での接触平面と前記配線層の上面との、前記凹部の外側においてなす角度が  $90^{\circ}$  以上である配線層と、

前記配線層の前記凹部に接合するように設けられてなる外部端子と、

貫通穴が形成されており、前記貫通穴と前記凹部がオーバーラップするように前記配線層上に設けられてなる樹脂層と、

を含む半導体装置。

【請求項 1 3】 請求項 1 2 記載の半導体装置において、

前記凹部の内面は、前記配線層の上面に垂直な面によって切断したときに曲線を描くように形成されてなる半導体装置。

【請求項 1 4】 請求項 1 2 又は請求項 1 3 記載の半導体装置において、

前記凹部の内幅は、深さ方向に進むにつれて小さくなるように形成されてなる半導体装置。

【請求項 1 5】 請求項 1 2 から請求項 1 4 のいずれかに記載の半導体装置において、

前記凹部の開口全体が前記貫通穴内に位置する半導体装置。

【請求項 1 6】 請求項 1 2 から請求項 1 5 のいずれかに記載の半導体装置において、

前記樹脂層の前記貫通穴の内面は、前記外部端子に接触してなる半導体装置。

【請求項 1 7】 請求項 1 2 から請求項 1 6 のいずれかに記載の半導体装置において、

前記半導体チップ上に形成された応力緩和層をさらに有し、

前記配線層は、前記応力緩和層上に形成されてなる半導体装置。

【請求項 1 8】 請求項 1 2 から請求項 1 7 のいずれかに記載の半導体装置において、

前記樹脂層は、ソルダレジストから形成されてなる半導体装置。

【請求項 1 9】 請求項 1 2 から請求項 1 8 のいずれかに記載の半導体装置

が実装された回路基板。

【請求項 2 0】 請求項 1 2 から請求項 1 8 のいずれかに記載の半導体装置を有する電子機器。

【請求項 2 1】 複数の集積回路が形成されており、それぞれの前記集積回路に電氣的に接続したパッドを含む半導体基板と、

前記パッドと電氣的に接続しており、凹部を有し、前記凹部は、その内面のどの点においても、その点での接触平面と前記配線層の上面との、前記凹部の外側においてなす角度が  $90^{\circ}$  以上である配線層と、

前記配線層の前記凹部に接合するように設けられてなる外部端子と、

貫通穴が形成されており、前記貫通穴と前記凹部がオーバーラップするように前記配線層上に設けられてなる樹脂層と、

を含む半導体ウエハ。

【請求項 2 2】 請求項 2 1 記載の半導体ウエハにおいて、

前記凹部の内面は、前記配線層の上面に垂直な面によって切断したときに曲線を描くように形成されてなる半導体ウエハ。

【請求項 2 3】 請求項 2 1 又は請求項 2 2 記載の半導体ウエハにおいて、

前記凹部の内幅は、深さ方向に進むにつれて小さくなるように形成されてなる半導体ウエハ。

【請求項 2 4】 請求項 2 1 から請求項 2 3 のいずれかに記載の半導体ウエハにおいて、

前記凹部の開口全体が前記貫通穴内に位置する半導体ウエハ。

【請求項 2 5】 請求項 2 1 から請求項 2 4 のいずれかに記載の半導体ウエハにおいて、

前記樹脂層の前記貫通穴の内面は、前記外部端子に接触してなる半導体ウエハ。

【請求項 2 6】 請求項 2 1 から請求項 2 5 のいずれかに記載の半導体ウエハにおいて、

前記半導体基板上に形成された応力緩和層をさらに有し、

前記配線層は、前記応力緩和層上に形成されてなる半導体ウエハ。



【請求項 2 7】 請求項 2 1 から請求項 2 6 のいずれかに記載の半導体ウエハにおいて、

前記樹脂層は、ソルダレジストから形成されてなる半導体ウエハ。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、半導体ウエハ、半導体装置及びその製造方法、回路基板並びに電子機器に関する。

【0 0 0 2】

【従来の技術】

【0 0 0 3】

【特許文献 1】

国際公開第 W O 9 8 / 3 2 1 7 0 号パンフレット

【0 0 0 4】

【発明の背景】

半導体装置として、実装作業性や高密度化などの要求を満たす表面実装型パッケージが知られている。例えば、C S P (Chip Scale/Size Package) では、半導体チップ上に樹脂層を介して配線層が形成され、その上に外部端子（例えばハンダボール）が設けられている。従来、外部端子を設けるためのプロセスに起因して、配線層が断線しやすい形状になることを防止する必要があった。

【0 0 0 5】

本発明は、配線層の断線を防止することを目的とする。

【0 0 0 6】

【課題を解決するための手段】

(1) 本発明に係る半導体装置の製造方法は、(a) 集積回路が形成されており、前記集積回路に電氣的に接続したパッドを含む半導体基板に、前記パッドと電氣的に接続する配線層を形成すること、

(b) 前記配線層を覆うように樹脂層を形成すること、

(c) 前記樹脂層の前記配線層とオーバーラップする領域に、第 1 の方法によ

って、第1の凹部を形成すること、

(d) 前記第1の方法とは異なる第2の方法によって、前記第1の凹部の底部を除去して前記樹脂層に貫通穴を形成し、さらに前記配線層に第2の凹部を、その内面のどの点においても、その点での接触平面と前記配線層の上面との、前記第2の凹部の外側においてなす角度が $90^{\circ}$ 以上になるように形成すること、及び、

(e) 前記配線層の前記第2の凹部に外部端子を設けること、  
を含む。本発明によれば、第2の凹部を上述したように形成するので配線層が断線しにくくなっている。

(2) この半導体装置の製造方法において、

前記(c)工程で、前記第1の凹部を、その内面のどの点においても、その点での接触平面と前記樹脂層の上面との、前記第1の凹部の外側においてなす角度が $90^{\circ}$ 以上になるように形成してもよい。

(3) この半導体装置の製造方法において、

前記(b)工程で、前記樹脂層を、熱硬化性樹脂前駆体によって形成し、

前記(d)工程前に、前記熱硬化性樹脂前駆体を加熱してもよい。

(4) この半導体装置の製造方法において、

前記樹脂層を、放射線に感応する樹脂前駆体によって形成し、

前記第1の方法は、前記樹脂前駆体への前記放射線の照射及び現像を含んでもよい。

(5) この半導体装置の製造方法において、

前記第2の方法は、ドライエッチングであってもよい。

(6) この半導体装置の製造方法において、

前記樹脂層を、ソルダレジストから形成してもよい。

(7) この半導体装置の製造方法において、

前記第1の凹部を、その内面が前記樹脂層の上面に垂直な面によって切断したときに曲線を描くように形成してもよい。

(8) この半導体装置の製造方法において、

前記第2の凹部を、その内面が前記配線層の上面に垂直な面によって切断した

ときに曲線を描くように形成してもよい。

(9) この半導体装置の製造方法において、

前記第1の凹部を、その内幅が深さ方向に進むにつれて小さくなるように形成してもよい。

(10) この半導体装置の製造方法において、

前記第2の凹部を、その内幅が深さ方向に進むにつれて小さくなるように形成してもよい。

(11) この半導体装置の製造方法において、

前記第2の凹部を、その開口全体が前記貫通穴内に位置するように形成してもよい。

(12) 本発明に係る半導体装置は、集積回路が形成されており、前記集積回路に電氣的に接続したパッドを含む半導体チップと、

前記パッドと電氣的に接続しており、凹部を有し、前記凹部は、その内面のどの点においても、その点での接触平面と前記配線層の上面との、前記凹部の外側においてなす角度が $90^{\circ}$ 以上である配線層と、

前記配線層の前記凹部に接合するように設けられてなる外部端子と、

貫通穴が形成されており、前記貫通穴と前記凹部がオーバーラップするように前記配線層上に設けられてなる樹脂層と、

を含む。本発明によれば、第2の凹部が上述したように形成されているので配線層が断線しにくくなっている。

(13) この半導体装置において、

前記凹部の内面は、前記配線層の上面に垂直な面によって切断したときに曲線を描くように形成されていてもよい。

(14) この半導体装置において、

前記凹部の内幅は、深さ方向に進むにつれて小さくなるように形成されていてもよい。

(15) この半導体装置において、

前記凹部の開口全体が前記貫通穴内に位置してもよい。

(16) この半導体装置において、

前記樹脂層の前記貫通穴の内面は、前記外部端子に接触していてもよい。

(17) この半導体装置は、

前記半導体チップ上に形成された応力緩和層をさらに有し、

前記配線層は、前記応力緩和層上に形成されていてもよい。

(18) この半導体装置において、

前記樹脂層は、ソルダレジストから形成されていてもよい。

(19) 本発明に係る回路基板は、上記半導体装置が実装されてなる。

(20) 本発明に係る電子機器は、上記半導体装置を有する。

(21) 本発明に係る半導体ウエハは、複数の集積回路が形成されており、それぞれの前記集積回路に電氣的に接続したパッドを含む半導体基板と、

前記パッドと電氣的に接続しており、凹部を有し、前記凹部は、その内面のどの点においても、その点での接触平面と前記配線層の上面との、前記凹部の外側においてなす角度が $90^{\circ}$ 以上である配線層と、

前記配線層の前記凹部に接合するように設けられてなる外部端子と、

貫通穴が形成されており、前記貫通穴と前記凹部がオーバーラップするように前記配線層上に設けられてなる樹脂層と、

を含む。本発明によれば、第2の凹部が上述したように形成されているので配線層が断線しにくくなっている。

(22) この半導体ウエハにおいて、

前記凹部の内面は、前記配線層の上面に垂直な面によって切断したときに曲線を描くように形成されていてもよい。

(23) この半導体ウエハにおいて、

前記凹部の内幅は、深さ方向に進むにつれて小さくなるように形成されていてもよい。

(24) この半導体ウエハにおいて、

前記凹部の開口全体が前記貫通穴内に位置してもよい。

(25) この半導体ウエハにおいて、

前記樹脂層の前記貫通穴の内面は、前記外部端子に接触していてもよい。

(26) この半導体ウエハは、

前記半導体基板上に形成された応力緩和層をさらに有し、  
前記配線層は、前記応力緩和層上に形成されていてもよい。

(27) この半導体ウエハにおいて、  
前記樹脂層は、ソルダレジストから形成されていてもよい。

#### 【0007】

##### 【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

#### 【0008】

図1～図7は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。本実施の形態では、図1に示すように半導体基板10を使用する。半導体基板10には、集積回路12が形成されている。半導体基板10を複数の半導体チップに切り出す場合、半導体基板10には、複数の集積回路12が形成され、個々の半導体チップが個々の集積回路12を有することになる。

#### 【0009】

半導体基板10の表面には、パッシベーション膜14が形成されていてもよい。例えば、 $\text{SiO}_2$  又は  $\text{SiN}$  等の無機材料でパッシベーション膜14を形成してもよい。パッシベーション膜14を複数層で形成してもよい。その場合、少なくとも1層（例えば表面層）を有機材料で形成してもよい。半導体基板10（その表面）には、パッド16が形成されている。パッド16は、集積回路（例えば半導体集積回路）12に電氣的に接続されている。パッシベーション膜14は、パッド16の少なくとも中央部を避けて形成されている。

#### 【0010】

半導体基板10には、応力緩和層18を形成してもよい。応力緩和層18は、半導体基板10に樹脂前駆体（例えば熱硬化性樹脂前駆体）を塗布して形成してもよいし、半導体基板10上で樹脂前駆体をスピコートによって拡げて形成してもよい。応力緩和層18は、複数層で形成してもよいし、1層で形成してもよい。応力緩和層18は、電氣的絶縁層である。応力緩和層18は、ポリイミド樹脂、シリコーン変性ポリイミド樹脂、エポキシ樹脂、シリコーン変性エポキシ樹脂、ベンゾシクロブテン（BCB；benzocyclobutene）、ポリベンゾオキサゾール

(PBO; polybenzoxazole) 等で形成してもよい。応力緩和層 18 は、導電性粒子を含まない。応力緩和層 18 は、遮光性を有する材料で形成してもよい。

#### 【0011】

応力緩和層 18 は、放射線（光線（紫外線、可視光線）、X線、電子線）に感応する性質を有する放射線感応性樹脂前駆体で形成してもよい。放射線感応性樹脂前駆体（例えば感光性樹脂前駆体）として、放射線の照射された部分の溶解性が減少して不溶性となるネガ型と、放射線の照射された部分の溶解性が増加するポジ型がある。

#### 【0012】

応力緩和層 18 は、パッド 16 上を避けるように形成してもよい。応力緩和層 18 は、半導体基板 10 の切断用領域を避けるように形成してもよい。応力緩和層 18 は、半導体基板 10 上に連続的又は一体的に形成した後にパターンニングしてもよい。半導体基板 10 の複数領域（複数の集積回路 12 が形成された領域）のそれぞれに、応力緩和層 18 を形成してもよい。その場合、隣同士の応力緩和層 18 の間にはスペースがある。

#### 【0013】

応力緩和層 18 上に配線層 20 を形成する。配線層 20 は、1 層で形成してもよいし、複数層で形成してもよい。例えば、スパッタリングで TiW 層及び Cu 層を積層し、その上にメッキによって Cu 層を形成してもよい。その形成方法には、公知の技術を適用することができる。配線層 20 は、パッド 16 上を通るように（パッド 16 と電氣的に接続されるように）形成する。配線層 20 は、パッド 16 上から応力緩和層 18 上に形成する。配線層 20 は、ランド（ラインよりも幅の広い部分）を有するように形成してもよい。ランドは、その上に外部端子 28 を設けるためのものである。

#### 【0014】

応力緩和層 18 上に樹脂層 22 を形成する。本願では、樹脂層 22 は、硬化（重合）前の状態（樹脂前駆体）及び硬化（重合）後の状態（樹脂）の両方を含む。樹脂層 22 はソルダレジストから形成してもよい。樹脂層 22 は、配線層 20（例えばその全体）を覆うように形成する。樹脂層 22 は、応力緩和層 18 を覆

うように（例えば完全に覆うように）形成してもよい。樹脂層 22 は、半導体基板 10 の切断用領域が露出するように（切断用領域を避けるように）形成してもよい。樹脂層 22 は、導電性粒子を含まない。樹脂層 22 は、遮光性を有する材料で形成してもよい。樹脂層 22 は、半導体基板 10 上に連続的又は一体的に形成した後にパターンニングしてもよい。半導体基板 10 の複数領域（複数の集積回路 12 が形成された領域）のそれぞれに、樹脂層 22 を形成してもよい。隣同士の樹脂層 22 の間にはスペースがある。

#### 【0015】

樹脂層 22 は、熱硬化性樹脂前駆体によって形成してもよい。樹脂層 22 は、放射線（光線（紫外線、可視光線）、X 線、電子線）に感応する性質を有する放射線感応性樹脂前駆体（例えば感光性樹脂前駆体）で形成してもよい。

#### 【0016】

図 2 に示すように、樹脂層 22 に第 1 の凹部 23 を形成する。第 1 の凹部 23 は、樹脂層 22 の配線層 20（例えばランド）とオーバーラップする領域に形成する。第 1 の凹部 23 は、第 1 の方法によって形成する。第 1 の方法は、リソグラフィを含んでもよい。例えば、樹脂層 22 を、放射線感応性樹脂前駆体で形成し、これに放射線を照射してパターンニング（例えば現像）してもよい。放射線感応性樹脂前駆体（例えば感光性樹脂前駆体）として、放射線（例えば光）の照射された部分の溶解性が減少して不溶性となるネガ型と、放射線（例えば光）の照射された部分の溶解性が増加するポジ型がある。

#### 【0017】

図 3 は、第 1 の凹部 23 の拡大断面である。第 1 の凹部 23 は、その内面のどの点においても、その点での接触平面（断面では接線）と樹脂層 22（詳しくは第 1 の凹部 23 の開口端部）の上面（断面では接線）との、第 1 の凹部 23 の外側においてなす角度  $\alpha$  が  $90^\circ$  以上になるように形成してもよい。第 1 の凹部 23 は、その内面が樹脂層 22（詳しくは第 1 の凹部 23 の開口端部）の上面に垂直な面によって切断したときに、図 3 に示すように曲線を描くように形成してもよい。第 1 の凹部 23 は、その内面が緩やかな曲面になるように形成してもよい。第 1 の凹部 23 は、その内幅が深さ方向に進むにつれて小さくなるように形成

してもよい。第1の凹部23は、その内面が角を有しないように形成してもよい。

#### 【0018】

図4に示すように、樹脂層22を硬化させる。樹脂層22の硬化プロセスは、配線層20を不活性化させる（例えば酸化膜を形成する）ものであってもよい。例えば、樹脂層22を熱硬化性樹脂前駆体で形成した場合には、これを加熱して硬化（重合）させる。本実施の形態では、樹脂層22を硬化させるときに、樹脂層22には第1の凹部23が形成されてはいるが、配線層20が露出していないので、配線層20の不活性化を防止することができる。したがって、配線層20の活性化工程をなくしてプロセスを簡略化することができる。

#### 【0019】

図5に示すように、樹脂層22に貫通穴24を形成する。貫通穴24の形成は、樹脂層22の硬化後に行う。貫通穴24は、第1の凹部23の底部を除去することで形成する。貫通穴24の形成は、第2の方法で行う。第2の方法は、第1の凹部23の形成方法（第1の方法）とは異なる。第2の方法は、例えばドライエッチングでもよい。

#### 【0020】

また、配線層20に第2の凹部26を形成する。第2の凹部26は、貫通穴24とオーバーラップするように形成してもよい。第2の凹部26は、その開口全体が貫通穴24内に位置するように形成してもよい。第2の凹部26の形成には、エッチング（例えばドライエッチング）を適用してもよい。第2の凹部26の形成方法は、貫通穴24の形成と同じであってもよい。貫通穴24を形成し、連続して第2の凹部26を形成してもよい。

#### 【0021】

図6は、第2の凹部26の拡大断面である。第2の凹部26は、その内面のどの点においても、その点での接触平面（断面では接線）と配線層20（詳しくは第2の凹部26の開口端部）の上面（断面では接線）との、第2の凹部26の外側においてなす角度 $\beta$ が $90^\circ$ 以上になるように形成する。第2の凹部26は、その内面が配線層20（詳しくは第2の凹部26の開口端部）の上面に垂直な面



によって切断したときに、図6に示すように曲線を描くように形成してもよい。第2の凹部26は、その内面が緩やかな曲面になるように形成してもよい。第2の凹部26は、その内幅が深さ方向に進むにつれて小さくなるように形成してもよい。第2の凹部26は、その内面が角を有しないように形成してもよい。

#### 【0022】

図7に示すように、外部端子28を形成する。外部端子28は配線層20の第2の凹部26に形成する。外部端子28は第2の凹部26に接合するように形成する。外部端子28は、樹脂層22の貫通穴24の内面に接触してもよい。外部端子28は、軟ろう（soft solder）又は硬ろう（hard solder）のいずれで形成してもよい。軟ろうとして、鉛を含まないハンダ（以下、鉛フリーハンダという。）を使用してもよい。鉛フリーハンダとして、スズー銀（Sn—Ag）系、スズービスマス（Sn—Bi）系、スズー亜鉛（Sn—Zn）系、あるいはスズー銅（Sn—Cu）系の合金を使用してもよいし、これらの合金に、さらに銀、ビスマス、亜鉛、銅のうち少なくとも1つを添加してもよい。外部端子28の形成には、周知の方法を適用することができる。

#### 【0023】

図7に示すように、樹脂層22上に第2の樹脂層30を形成してもよい。第2の樹脂層30には、応力緩和層18の内容が該当してもよい。第2の樹脂層30は、外部端子28を囲むように設ける。第2の樹脂層30は、外部端子28の一部（例えば根本部）を覆っていてもよい。第2の樹脂層30は、樹脂層22を覆うように（例えば完全に覆うように）形成してもよい。第2の樹脂層30は、半導体基板10の全体を覆うように形成した後にパターニングしてもよい。第2の樹脂層30を、外部端子28が覆われるように設けた後、外部端子28の上端部から第2の樹脂層30を除去してもよい。パターニングには、応力緩和層18のパターニングで説明した内容を適用することができる。あるいは、レーザの使用又はアッシングによって、第2の樹脂層30の一部を除去してもよい。

#### 【0024】

本発明の実施の形態に係る半導体ウエハは、半導体基板10を有する。半導体基板10には、複数の集積回路12（図1参照）が形成され、表面にパッド16

が形成されている。パッド16は、それぞれの集積回路12に電氣的に接続する。パッド16と電氣的に接続するように配線層20が形成されている。配線層20上に、樹脂層22が形成されている。配線層20上に外部端子28が形成されている。外部端子28を囲むように第2の樹脂層30が形成されていてもよい。樹脂層22には貫通穴24が形成されている。配線層20には第2の凹部26が形成されている。貫通穴24及び第2の凹部26は、オーバーラップするように形成されていてもよい。第2の凹部26の開口全体が貫通穴24内に形成されていてもよい。外部端子28は、樹脂層22の貫通穴24の内面に接触していてもよい。

#### 【0025】

図6に示すように、第2の凹部26は、その内面のどの点においても、その点での接触平面（断面では接線）と配線層20（詳しくは第2の凹部26の開口端部）の上面（断面では接線）との、第2の凹部26の外側においてなす角度 $\beta$ が $90^\circ$ 以上になるように形成されている。したがって、配線層20は断線しにくくなっている。

#### 【0026】

また、本実施の形態では、外部端子28は、第2の凹部26に接合するように設けられている。したがって、第2の凹部26によって、配線層20と外部端子28の接合強度が高い。また、第2の凹部26を形成することで、配線層20の外部端子28との接触面積が大きくなるので、配線層20と外部端子28との電氣的接続性能が向上する。その他の詳細については、上述した通りである。

#### 【0027】

図7に示すように、半導体基板10を、例えばカッタ（又はブレード）32等によって、切断（例えば、スクライビング又はダイシング）する。こうして、半導体装置を得ることができる。

#### 【0028】

図8及び図9は、本実施の形態に係る半導体装置を説明する図であり、図8は、図9のVIII-VIII線断面図である。半導体装置は、半導体チップ40を有する。半導体チップ40は、半導体基板10から切り出されたものであってもよい。

半導体装置のその他の詳細は、半導体ウエハについての内容が該当する。

【0 0 2 9】

図 1 0 には、上述した実施の形態で説明した半導体装置 1 が実装された回路基板 1 0 0 0 が示されている。この半導体装置を有する電子機器として、図 1 1 にはノート型パーソナルコンピュータ 2 0 0 0 が示され、図 1 2 には携帯電話 3 0 0 0 が示されている。

【0 0 3 0】

本発明は、上述した実施の形態に限定されるものではなく、種々の変形が可能である。例えば、本発明は、実施の形態で説明した構成と実質的に同一の構成（例えば、機能、方法及び結果が同一の構成、あるいは目的及び結果が同一の構成）を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。

【図面の簡単な説明】

【図 1】 図 1 は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図 2】 図 2 は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図 3】 図 3 は、第 1 の凹部の拡大断面図である。

【図 4】 図 4 は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図 5】 図 5 は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図 6】 図 6 は、第 2 の凹部の拡大断面図である。

【図 7】 図 7 は、本発明の実施の形態に係る半導体装置の製造方法を説明する図である。

【図 8】 図 8 は、図 9 のVIII-VIII線断面の一部拡大図である。

【図 9】 図 9 は、本発明の実施の形態に係る半導体装置を説明する図であ

る。

【図 10】 図 10 は、本実施の形態に係る半導体装置が実装された回路基板を示す図である。

【図 11】 図 11 は、本実施の形態に係る半導体装置を有する電子機器を示す図である。

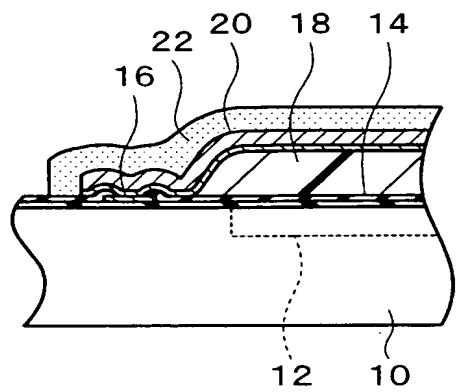
【図 12】 図 12 は、本実施の形態に係る半導体装置を有する電子機器を示す図である。

【符号の説明】

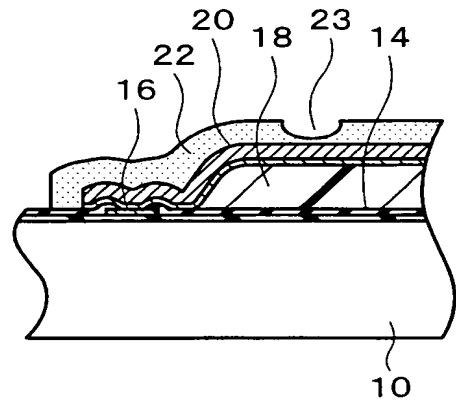
1…半導体装置 10…半導体基板 12…集積回路 14…パッシベーション膜 16…パッド 18…応力緩和層 20…配線層 22…樹脂層 23…第1の凹部 24…貫通穴 26…第2の凹部 28…外部端子 30…第2の樹脂層 40…半導体チップ

【書類名】 図面

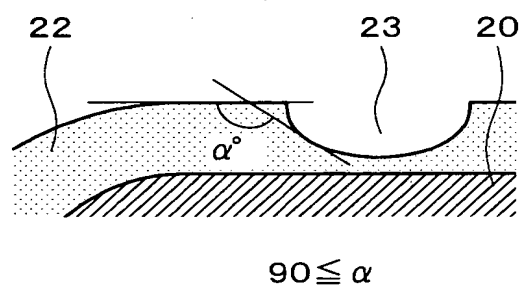
【図 1】



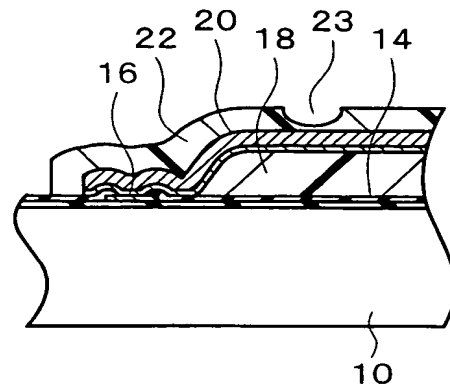
【図 2】



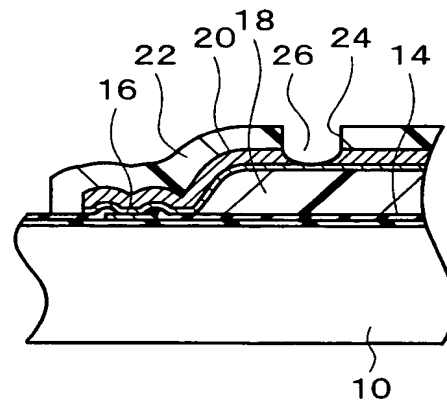
【図 3】



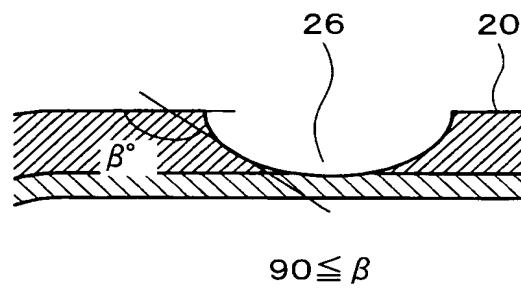
【図 4】



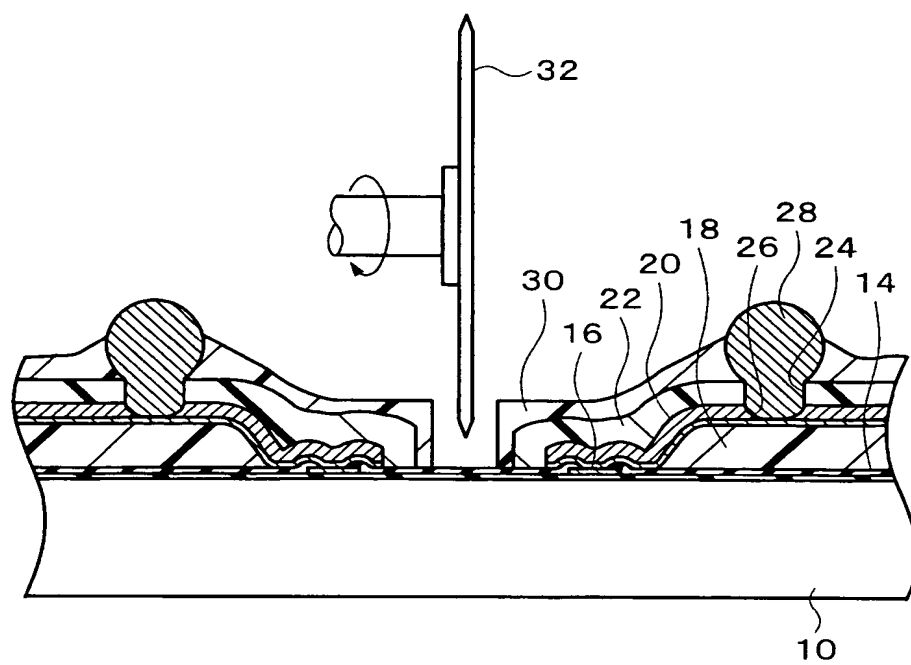
【図 5】



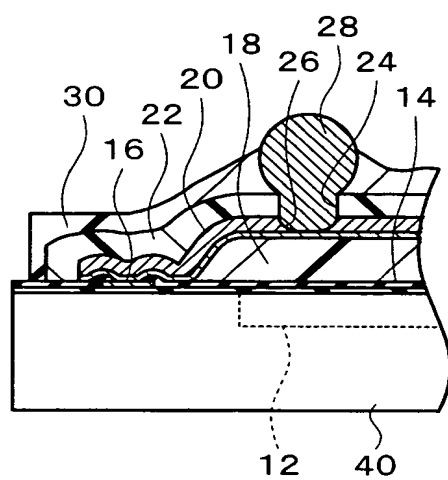
【図 6】



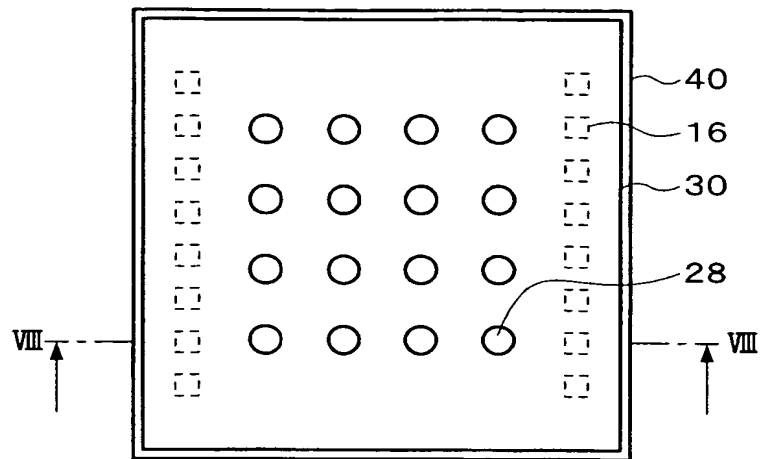
【図 7】



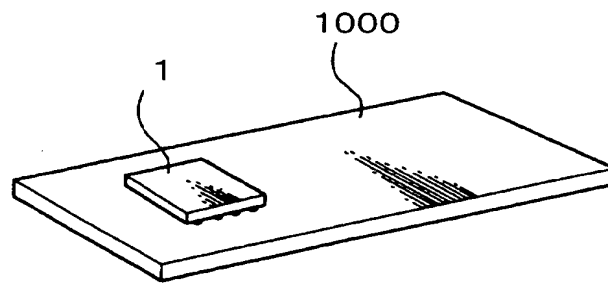
【図 8】



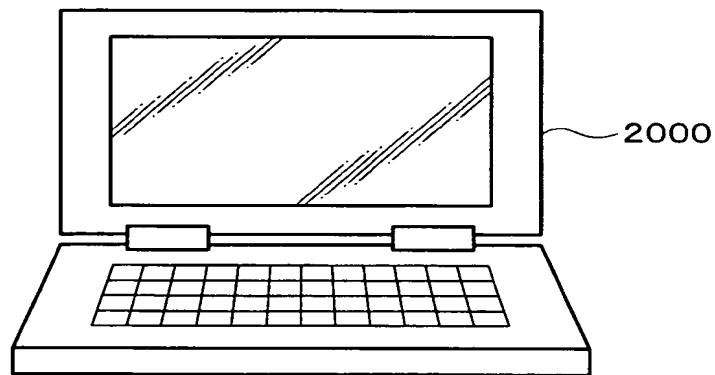
【図 9】



【図 10】

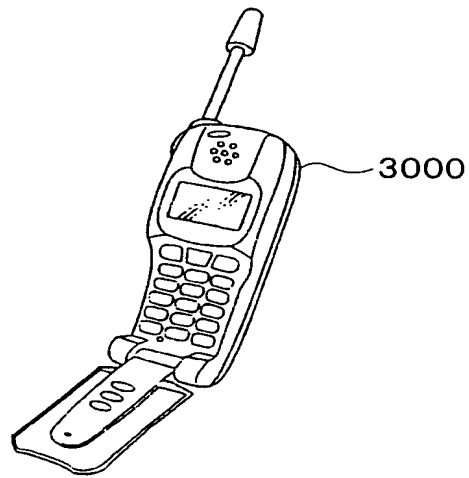


【図 11】





【図 12】



【書類名】 要約書

【要約】

【課題】 本発明は、配線層の断線を防止することを目的とする。

【解決手段】 集積回路 1 2 に電氣的に接続したパッド 1 6 を含む半導体基板 1 0 に、パッド 1 6 と電氣的に接続する配線層 2 0 を形成する。配線層 2 0 を覆うように樹脂層 2 2 を形成する。樹脂層 2 2 の配線層 2 0 とオーバーラップする領域に、第 1 の方法によって、第 1 の凹部 2 3 を形成する。第 1 の方法とは異なる第 2 の方法によって、第 1 の凹部 2 3 の底部を除去して樹脂層 2 2 に貫通穴 2 4 を形成し、さらに配線層 2 0 に第 2 の凹部 2 6 を、その内面のどの点においても、その点での接触平面と配線層 2 0 の上面との、第 2 の凹部 2 6 の外側においてなす角度が  $90^{\circ}$  以上になるように形成する。配線層 2 0 の第 2 の凹部 2 6 に外部端子 2 8 を設ける。

【選択図】 図 5

特願 2 0 0 3 - 0 7 8 0 9 6

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 2 3 6 9 ]

1. 変更年月日  
[変更理由]

1 9 9 0 年 8 月 2 0 日  
新規登録

住 所  
氏 名

東京都新宿区西新宿 2 丁目 4 番 1 号  
セイコーエプソン株式会社